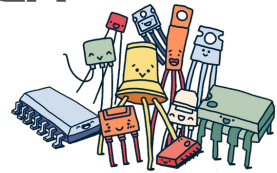


LA TRANSIST OCA

FITXA DIDÀCTICA

JOC DE TAULA SOBRE FABRICACIÓ MICROELECTRÒNICA

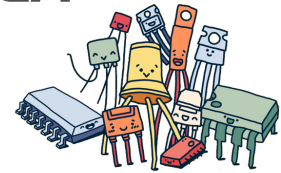


#	CASELLA	PROCÉS
1	Oblia verge tipus P	Tot procés de fabricació d'un xip i dels seus transistors a dintre comença amb una oblia verge, normalment de silici (un material semiconductor molt abundant). Els talls (<i>flat</i> en anglès) indiquen l'orientació per a ser processada i el tipus de dopatge. Aquí seguiràs un procés de fabricació bàsic d'un circuit integrat CMOS, que sempre comença amb una oblia verge i que normalment té un dopatge tipus P.
2	Disseny dels dispositius o circuit	Mitjançant eines de disseny i simulació circuital es defineix l'esquemàtic del circuit que es vol fabricar. Posteriorment, mitjançant eines de disseny assistit per ordinador i tenint en compte les regles de disseny associades a la tecnologia sobre la qual es vol realitzar la fabricació, es dibuixa el <i>layout</i> de les diferents capes de materials, implantacions... que seran necessàries per a la fabricació.
3	Fabricació de les màscares	A partir del <i>layout</i> s'elabora el joc de màscares necessàries per a la fabricació dels dispositius o circuits. Les màscares fotolitogràfiques són uns vidres quadrats amb motius de crom que deixaran passar o no la llum ultraviolada en les diferents zones del <i>layout</i> i així es poden transferir els motius a l'oblia. S'utilitza un nivell de màscara per a cada procés fotolitogràfic i aquests han d'estar convenientment alineats mitjançant unes marques d'alineament. Normalment es fa una etapa fotolitogràfica per a cada nivell de material amb una màscara.
4	Marcatge de l'oblia	Abans de començar, es marquen les oblies amb uns dígitos per a la seva correcta identificació durant el procés de fabricació, generalment en un cantó del dors, amb el número de procés de fabricació i el número d'oblia.
5	TRANSISTOCA Transistor BJT NPN	De transistor en transistor i tiro perquè passi un electró! Salta a la casella 9. El transistor bipolar d'unió (de l'anglès, <i>Bipolar Junction Transistor</i> , BJT) neix com a fruit de l'evolució del primer transistor de contacte puntual inventat el 1947 per John Bardeen, Walter H. Brattain i William Shockley dels Bell Laboratories (Estats Units). Aquest transistor és la llavor de la revolució microelectrònica i el que hi havia en les primeres ràdios de butxaca comercials. Aquí pots veure un transistor NPN, la base del qual es polaritza positivament i el corrent flueix del col·lector a l'emissor i de la base a l'emissor. Es pot entendre com una aixeta que deixa passar o no el corrent elèctric.
6	PONT Procés programat	El run s'ha programat, salta a la casella 12. Les etapes corresponents als diferents processos de fabricació, que també s'anomenen <i>runs</i> , de sala blanca es programen diàriament segons la disposició de recursos (equips, personal, infraestructura, etc.).
7	Neteja inicial	En micro i nanoelectrònica, es treballa en dimensions de la micra i el nanòmetre, és a dir, mil·lèsimes i milionèsimes parts d'un mil·límetre. La mida mínima que pot veure l'ull humà són unes 40 micres (μm). Per aquest motiu, aquests processos s'han de realitzar en ambients controlats de sala blanca, on es mantenen les mateixes condicions de, per exemple, temperatura i humitat per evitar partícules de pols que farien malbé el procés. És així que la neteja de les oblies és necessària i es fa entre etapes, típicament en barreges d'àcids. La primera neteja serveix per a eliminar possibles contaminants i òxid nadiu superficial. L'assecat de les oblies es fa generalment per centrifugació (<i>spin dry</i>), però es pot fer també amb pistola de nitrogen, sobretot en el cas d'oblies no convencionals o mostres petites.

LA TRANSISTOCA

FITXA DIDÀCTICA

JOC DE TAULA SOBRE FABRICACIÓ MICROELECTRÒNICA

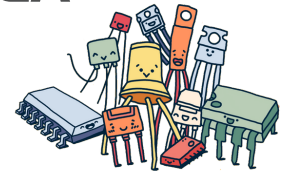


#	CASELLA	PROCÉS
8	Oxidació inicial	El primer procés que s'ha de fer sobre l'oblia, després de la seva correcta neteja, és el creixement tèrmic d'un òxid inicial prim, típicament en ambient sec (O_2), que servirà de pantalla per a la implantació iònica del futur pou N.
9	TRANSISTOCA Transistor BJT PNP	<i>De transistor en transistor i tiro perquè passi un electró! Salta a la casella 14.</i> En el cas d'un transistor PNP, la base es polaritza negativament i el corrent flueix de l'emissor al col·lector i de l'emissor a la base.
10	Fotolitografia del pou N	La màscara de pou N serveix per definir mitjançant fotolitografia la zona en què es realitzarà la implantació iònica del pou N.
11	Implantació iònica del pou N	Es realitza la implantació iònica de pou N, típicament amb impureses de fòsfor (P), creant així una regió dopada de tipus N, on es fabricaran més endavant els transistors MOS de canal P (PMOSFETs). El pou és la regió dopada on es fabricaren els transistors MOS de canal P. En els semiconductors, podem canviar les seves propietats conductores mitjançant introducció d'impureses, que anomenem dopants. Aquestes impureses són àtoms amb més o menys electrons que el silici, per exemple, bor (B), fòsfor (P) o arsènic (As).
12	PONT Procés desprogramat	<i>El run s'ha desprogramat, salta a la casella 6.</i> Les etapes corresponents als diferents processos de fabricació de sala blanca, que també s'anomenen runs, es programen diàriament segons la disposició de recursos i poden patir canvis per causes imprevistes, urgències...
13	Implantació iònica del pou P	Es realitza la implantació iònica de pou P, típicament amb impureses de bor (B), creant així una regió dopada de tipus P, on es fabricaran més endavant els transistors MOS de canal N (NMOSFETs). Ja tenim fets a l'oblia els dos pous, P i N, per fabricar els diferents tipus de transistors MOS.
14	TRANSISTOCA Transistor NMOSFET	<i>De transistor en transistor i tiro perquè passi un electró! Salta a la casella 18.</i> El transistor d'efecte de camp metall-òxid-semiconductor o MOSFET (de l'anglès <i>Metal-Oxide-Semiconductor Field-Effect Transistor</i>) neix el 1960 i és el transistor més utilitzat actualment en la indústria microelectrònica, ja sigui en circuits analògics o digitals. Pràcticament la totalitat dels microprocessadors comercials estan basats en transistors MOSFET. En un NMOSFET, el canal està format per un semiconductor de tipus P pel qual circulen els electrons de la capa d'inversió entre els contactes de tipus N+ de font i drenador.
15	Recuita tèrmica dels pous	Es realitza una etapa tèrmica a alta temperatura, típicament a uns 1.200 °C, per a la difusió de les impureses implantades, de manera que s'assoleix la profunditat requerida dels pous N i P. En les implantacions iòniques les impureses es queden a la superfície i cal activar-les tèrmicament.

LA TRANSISTOCA

FITXA DIDÀCTICA

JOC DE TAULA SOBRE FABRICACIÓ MICROELECTRÒNICA

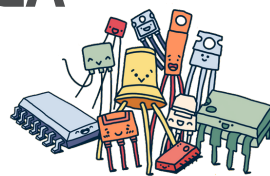


#	CASELLA	PROCÉS
16	Fotolitografia de l'àrea activa	S'utilitza la màscara de zona activa per definir mitjançant fotolitografia la zona en què es realitzarà la implantació de camp. Es diu "zona activa" a la zona on hi haurà els dispositius funcionals. És una màscara diferent a la que hem fet servir per al pou N i, com sempre, ha d'estar alineada amb l'anterior.
17	Implantació de camp	Es realitza la implantació iònica de camp, típicament amb impureses de bor (B), per a ajustar la tensió llindar dels transistors paràsits d'òxid de camp, que aïllaran elèctricament els diferents dispositius fabricats en les zones actives. La zona de camp s'implanta així per a que no condueixi mai i sigui aïllant.
18	TRANSISTOCA Transistor PMOSFET	<i>De transistor en transistor i tiro perquè passi un electró! Salta a la casella 23.</i> El transistor d'efecte de camp metall-òxid-semiconductor o MOSFET (de l'anglès Metal-Oxide-Semiconductor Field-Effect Transistor) neix el 1960 i és el transistor més utilitzat actualment en la indústria microelectrònica, ja sigui en circuits analògics o digitals. Pràcticament la totalitat dels microprocessadors comercials estan basats en transistors MOSFET. En un PMOSFET, el canal està format per un semiconductor de tipus N pel qual circulen els forats de la capa d'inversió entre els contactes de tipus P+ de font i drenador.
19	Procés en espera	<i>Hi ha un contratemps que afecta el teu run, perds 1 torn.</i> Quan sorgeix algun contratemps i/o s'ha de prendre alguna decisió que afecta a la continuació del procés de fabricació, una determinada etapa pot quedar en "estat d'espera".
20	Aïllament de camp	Es creix tèrmicament un òxid gruixut de camp, típicament en ambient humit (H ₂ O), que servirà per aïllar elèctricament els diferents dispositius fabricats en les zones actives.
21	Implantació de porta	Es realitza la implantació iònica per a ajustar la tensió llindar dels transistors d'òxid prim (canal P i canal N), típicament amb impureses de bor (B). Ja tenim els canals P i N actius!
22	Dipòsit del polisilici inferior	Es diposita, típicament mitjançant LPCVD (<i>Low Pressure Chemical Vapor Deposition</i>), una capa de silici policristal·lí (polisilici) que servirà com a elèctrode inferior en determinats dispositius CMOS, com les capacitats MIM (de l'anglès, <i>Metal-Insulator-Metal</i>).
23	TRANSISTOCA Transistor NJFET	<i>De transistor en transistor i tiro perquè passi un electró! Salta a la casella 27.</i> El transistor d'efecte de camp d'unió o JFET (de l'anglès <i>Junction Field-Effect Transistor</i>) neix el 1951. A diferència del transistor d'unió bipolar, el JFET, com que és un dispositiu controlat per un voltatge d'entrada, no necessita corrent de polarització. La càrrega elèctrica flueix mitjançant un canal semiconductor (de tipus N en el cas del NJFET) que es troba entre la font i el drenador. Aplicant una tensió elèctrica inversa al terminal de porta, el canal s'estreny de manera que ofereix resistència al pas del corrent elèctric.

LA TRANSISTOCA

FITXA DIDÀCTICA

JOC DE TAULA SOBRE FABRICACIÓ MICROELECTRÒNICA

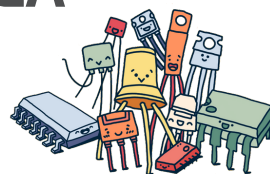


#	CASELLA	PROCÉS
24	Dopatge del polisilici inferior	Es realitza el dopatge del polisilici inferior, típicament mitjançant una font líquida de fòsfor (POCl_3) i temperatures de l'ordre d'uns 900 °C.
25	Fotolitografia del polisilici inferior	S'utilitza una màscara per definir mitjançant fotolitografia la zona en què es gravarà, típicament mitjançant <i>Reactive Ion Etching</i> (RIE), el polisilici inferior.
26	DAUS La resina es diposita bé	<i>Enhorabona, la resina s'ha dipositat bé i avances a la casella 53.</i> El dipòsit, exposició a llum ultraviolada i revelat d'una capa de fotoresina, típicament depositada per <i>spin coating</i> , és la base dels processos fotolitogràfics que permeten definir les estructures i dispositius fabricats mitjançant la tecnologia microelectrònica.
27	TRANSISTOCA Transistor PJFET	<i>De transistor en transistor i tiro perquè passi un electró! Salta a la casella 32.</i> El transistor d'efecte de camp d'unió o JFET (de l'anglès <i>Junction Field-Effect Transistor</i>) neix el 1951. A diferència del transistor d'unió bipolar, el JFET, com que és un dispositiu controlat per un voltatge d'entrada, no necessita corrent de polarització. La càrrega elèctrica flueix mitjançant un canal semiconductor (de tipus P en el cas del PJFET) que es troba entre la font i el drenador. Aplicant una tensió elèctrica inversa al terminal de porta, el canal s'estreny de manera que ofereix resistència al pas del corrent elèctric.
28	Creixement de l'òxid de porta	Es creix tèrmicament un òxid prim d'alta qualitat en ambient sec (O_2) que servirà de dielèctric de porta dels transistors MOS. Aquest dielèctric impedeix que els portadors que circulen pel canal del transistor, entre la font i el drenador, s'escapin cap a la porta.
29	Dipòsit del polisilici de porta	Es diposita, típicament mitjançant LPCVD (<i>Low Pressure Chemical Vapor Deposition</i>), una capa de polisilici que servirà com a elèctrode de porta en dispositius CMOS, com és el cas dels transistors NMOSFET i PMOSFET.
30	Dopatge del polisilici de porta	Per tal de millorar la conductivitat del polisilici de porta, es realitza un dopatge, típicament mitjançant una font líquida de fòsfor (POCl_3) i temperatures de l'ordre d'uns 950 °C. El polisilici, quan funciona com elèctrode, sempre s'hauria de dopar.
31	POU L'equip no funciona	<i>Vaja, l'equip no funciona i t'has d'esperar a que un jugador passi o es quedi en aquesta casella per tornar a moure't.</i> Les etapes corresponents als diferents processos de fabricació (<i>runs</i>) de sala blanca es programen diàriament segons la disposició de recursos (equips, personal, infraestructura, etc...). Si un equip no està disponible es pot intentar suplir amb un altre de similar o s'ha d'esperar a que es pugui utilitzar l'equip necessari pel procés.

LA TRANSISTOCA

FITXA DIDÀCTICA

JOC DE TAULA SOBRE FABRICACIÓ MICROELECTRÒNICA

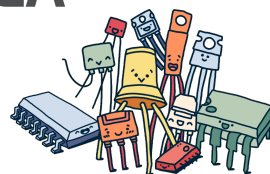


#	CASELLA	PROCÉS
32	TRANSISTOCA Transistor MESFET	<i>De transistor en transistor i tiro perquè passi un electró! Salta a la casella 36.</i> El transistor metall-semiconductor d'efecte de camp o MESFET (de l'anglès <i>Metal Semiconductor Field-Effect Transistor</i>) es diferencia d'un MOSFET en el fet de que no implementa cap dielèctric a la seva porta, sinó que es basa en una unió Schottky (metall-semiconductor). A diferència d'un JFET, no implementa tampoc cap unió p-n en la seva porta. Al tractar-se d'un dispositiu de funcionament unipolar, pot treballar a freqüències més altes i s'utilitzen habitualment per a comunicacions de freqüència de microones i radar.
33	Fotolitografia del polisilici de porta	S'utilitza una màscara per definir mitjançant fotolitografia la zona en què es gravarà el polisilici de porta.
34	Gravat del polisilici de porta	Es grava, típicament mitjançant <i>Reactive Ion Etching</i> (RIE), el polisilici de porta, de manera que el polisilici desapareix de les zones desprotegides.
35	Fotolitografia N+ Font-Drenador	S'utilitza una màscara per definir mitjançant fotolitografia la zona en què es realitzarà la implantació N+ corresponent a les regions de font i drenador dels transistors NMOSFET.
36	TRANSISTOCA Transistor HEMT	<i>De transistor en transistor i tiro perquè passi un electró! Salta a la casella 41.</i> El transistor d'electrons d'alta mobilitat o HEMT (de l'anglès <i>High-Electron Mobility Transistor</i>) és un transistor en què es reemplaça el canal de conducció per una unió de dos materials semiconductors de diferent amplada de banda, en la qual es genera una capa molt prima (o gas d'electrons) de portadors confinats. Per aquesta raó els portadors mostren una molt alta mobilitat i una alta velocitat de saturació, i poden també reaccionar a camps que variïn a molt altes freqüències.
37	Implantació N+ Font-Drenador	Es realitza la implantació iònica N+ corresponent a les regions de font i drenador dels transistors NMOSFET, típicament amb impureses de fòsfor (P) que es queden molt properes a la superfície. Encara no són funcionals, però ja tenim la llavor pel creixement de les zones de font i drenador.
38	Implantació P+ Font-Drenador	S'elimina la màscara feta servir per definir les zones N+ i es realitza la implantació iònica P+ corresponent a les regions de font i drenador dels transistors PMOSFET, típicament amb impureses de bor. Encara no són funcionals, però ja tenim la llavor pel creixement de les zones de font i drenador.
39	Dipòsit de la capa d'aïllament BPSG	Es diposita una capa dielèctrica d'aïllament, típicament BPSG (BoroPhosphoSilicate Glass), dopada amb fòsfor i bor, que actuarà d'aïllant entre el polisilici de porta i el metall superior.
40	Fluïdificació del BPSG a alta temperatura	Es realitza una etapa tèrmica a alta temperatura, típicament a uns 1000 °C, per a la fluïdificació de la capa BPSG, suavitzant també la topografia de les estructures fabricades.

LA TRANSISTOCA

FITXA DIDÀCTICA

JOC DE TAULA SOBRE FABRICACIÓ MICROELECTRÒNICA

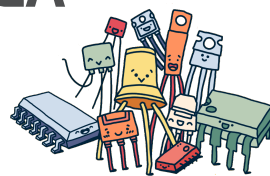


#	CASELLA	PROCÉS
41	TRANSISTOCA Transistor IGBT	<i>De transistor en transistor i tiro perquè passi un electró! Salta a la casella 45.</i> El transistor bipolar de porta aïllada o IGBT (de l'anglès <i>insulated-gate bipolar transistor</i>) combina les senzilles característiques de la porta del MOSFET amb l'elevada intensitat i baixa tensió de saturació dels transistors bipolars. Això s'aconsegueix ajuntant en un únic dispositiu una porta aïllada FET per al control amb un transistor bipolar de potència actuant en commutació.
42	LABERINT	<i>Es requereix inspecció i feina especial, has de tornar a la casella 30.</i> Les etapes corresponents als diferents processos de fabricació (també anomenats <i>runs</i>) de sala blanca es programen diàriament segons la disposició de recursos (equips, personal, infraestructura, etc...). Quan sorgeix algun contratemps i/o s'ha de prendre alguna decisió que afecta a la continuació del procés de fabricació, una determinada etapa pot requerir una inspecció i/o "feina especial".
43	Fotolitografia per obertura de contactes	S'utilitza una màscara per definir mitjançant fotolitografia la zona en què es gravarà la capa de BPSG per obrir els contactes de porta, font i drenador dels transistors MOS.
44	Dipòsit del metall dels contactes	Es diposita, per exemple mitjançant <i>sputtering</i> , la capa de metall (típicament alumini, Al) que donarà lloc als contactes sobre el polisilici de porta i les unions de font i drenador.
45	TRANSISTOCA Transistor Photo BJT	<i>De transistor en transistor i tiro perquè passi un electró! Salta a la casella 50.</i> El foto-transistor bipolar o photo-BJT (de l'anglès, <i>Photo Bipolar Junction Transistor</i>) és un transistor bipolar d'unió, la base del qual actua com un sensor de llum que activa la circulació de corrent entre l'emissor i el col·lector.
46	Fotolitografia del metall dels contactes	S'utilitza una màscara per definir mitjançant fotolitografia la zona en què es gravarà la capa de metall, de manera que només resti en les zones dels contactes.
47	Gravat del metall dels contactes	Es grava la capa de metall, típicament mitjançant un procés químic, de manera que només resti en les zones dels contactes i les interconnexions.
48	Recuita post-metal·lització	Es du a terme una etapa tèrmica, típicament a temperatures entre 350 °C i 450 °C i en ambient de <i>forming gas</i> (H ₂ :N ₂), per a obtenir un bon contacte elèctric entre el metall i el silici i millorar la qualitat de la interfície òxid-semiconductor, disminuint els estats i càrregues d'interfície.
49	Dipòsit de la capa de passivació	Es diposita una capa dielèctrica d'aïllament, típicament un òxid de silici gruixut més un nitrur de silici gruixut, que actuarà d'aïllant dels dispositius enfront a les condicions ambientals externes (humitat, temperatura, etc.).

LA TRANSISTOCA

FITXA DIDÀCTICA

JOC DE TAULA SOBRE FABRICACIÓ MICROELECTRÒNICA

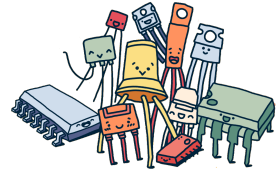


#	CASELLA	PROCÉS
50	TRANSISTOCA Transistor Photo MOSFET	<i>De transistor en transistor i tiro perquè passi un electró! Salta a la casella 54.</i> El foto-transistor MOS o photo-MOSFET (de l'anglès, <i>Photo Metal Semiconductor Field-Effect Transistor</i>) és un transistor MOS d'efecte de camp, la porta del qual actua com un sensor de llum que activa la circulació de corrent entre la font i el drenador
51	Fotolitografia de la passivació	S'utilitza una màscara per definir mitjançant fotolitografia la zona en que es gravarà la capa de passivació per tenir accés als contactes elèctrics dels dispositius.
52	Gravat de la passivació	Es grava la capa de passivació, típicament mitjançant procés químic, de manera que només tinguem accés als contactes elèctrics dels dispositius. Amb aquesta etapa, s'acaba la fabricació a dintre de sala blanca.
53	DAUS La resina es desprèn	<i>Has de tornar a la casella 26 per dipositar de nou la resina.</i> El dipòsit, exposició a llum ultraviolada i revelat d'una capa de fotoresina, típicament dipositada per <i>spin coating</i>, és la base dels processos fotolitogràfics que permeten definir les estructures i dispositius fabricats mitjançant la tecnologia microelectrònica. A vegades la resina no es diposita bé, es desprèn o s'esquerda i tenim un problema.
54	TRANSISTOCA Transistor ISFET	<i>De transistor en transistor i tiro perquè passi un electró! Salta a la casella 59.</i> El transistor d'efecte de camp sensible a ions o ISFET (de l'anglès, <i>Ion Sensitive Field Effect Transistor</i>) és un sensor electroquímic que reacciona a canvis en l'activitat d'un determinat ió en una solució líquida. Si el canvi és en l'activitat de l'ió hidrogen, parlem d'un ISFET sensible al pH. La part fonamental d'un ISFET és la porta o membrana, que ha de ser d'un material sensible i selectiu al ió que es pretén detectar. S'utilitza molt en sensors químics i biomèdics.
55	Recollida d'oblies a sala blanca	Es recullen les oblies que han acabat el seu procés de fabricació a la sala blanca, tots els detalls i incidències dels diferents passos de fabricació queden contemplats en els fulls del procés o <i>run</i> .
56	PRESÓ Fallada dels subministres	<i>Els subministres fallen i no es pot fer res, has d'esperar 2 torns.</i> Una fallada dels subministres de sala blanca pot aturar el procés de fabricació i fer que encara no estigui tot a punt.
57	Inspecció final sobre oblia	Es fa una inspecció final de les oblies, anotant i fent fotos a qualsevol detall o particularitat que s'observi.
58	MORT L'oblia s'ha trencat	<i>Vaja, l'oblia s'ha trencat i hauràs de tornar a començar amb una oblia verge, torna a la casella 1.</i> Quan l'oblia es trenca, és molt probable que el procés no pugui continuar i s'ha de tornar a començar amb una nova oblia que sigui verge. En alguns casos, amb especial dedicació, es pot seguir processant en alguns trossos de l'oblia.

LA TRANSISTOCA

FITXA DIDÀCTICA

JOC DE TAULA SOBRE FABRICACIÓ MICROELECTRÒNICA



#	CASELLA	PROCÉS
59	TRANSISTOCA Thyristor TRIAC	<i>De transistor en transistor i tiro perquè passi un electró! Salta a la casella 63!</i> Un tiristor TRIAC és un dispositiu de funcionament semblant a una parella de transistors bipolars, que pot commutar el corrent en qualsevol direcció, aplicant un petit corrent entre la porta i un dels dos elèctrodes. Es tracta doncs d'un rectificador que s'utilitza per a controlar el flux de corrent i és fonamental per al control dels circuits de potència, independentment de si són de corrent continu o de corrent altern, per això són molt utilitzats en l'electrònica industrial.
60	Caracterització elèctrica sobre oblia	La caracterització elèctrica sobre oblia es realitza típicament mitjançant una taula amb puntes conductores per a realitzar el contacte elèctric dels dispositius o circuits i permet avaluar el funcionament dels dispositius fabricats abans de tallar l'oblia en xips individuals. A partir dels resultats es poden generar mapes de funcionament dels diferents xips de l'oblia, cosa que permet triar els que tenen millors característiques pel seu posterior encapsulat.
61	Tall de l'oblia en xips	Es talla l'oblia en xips individuals mitjançant una serra mecànica o un equip làser.
62	Connexió i encapsulat dels xips	S'enganxen els xips a substrats, típicament ceràmics o plàstics, i es solden els fils conductors de les connexions de sortida cap a l'encapsulat.
63	TRANSISTOCA Transistor encapsulat	Ja tenim el nostre transistor o xip degudament fabricat i encapsulat, a punt per ser utilitzat en un circuit o aplicació.

**ENHORABONA!
HAS COMPLETAT UN
PROCÉS DE FABRICACIÓ
D'UN CIRCUIT INTEGRAT
CMOS AMB
TRANSISTORS!!**



Completa la informació!

